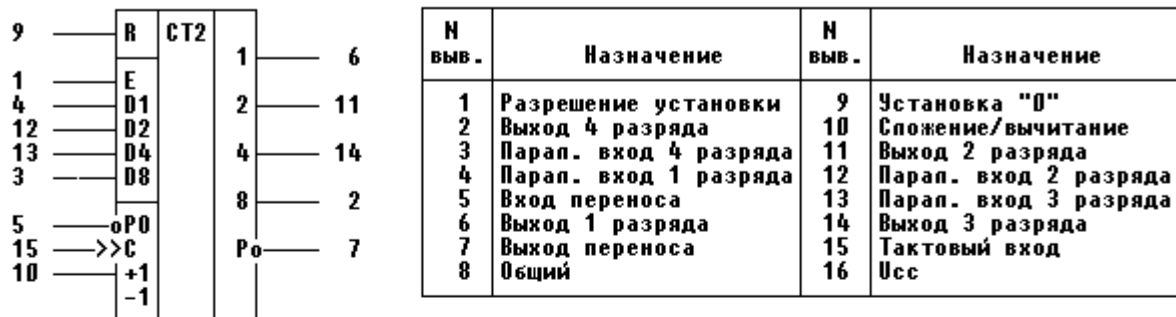


Четырехразрядный двоичный реверсивный счетчик*Таблица истинности*

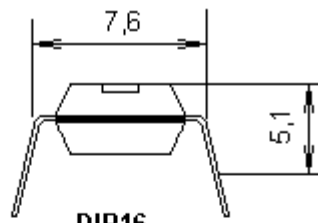
Вход переноса	Сложение/вычитание	Разрешение установки	Установка нуля	Операция
P0	± 1	E	R	
1	X	0	0	Нет счета
0	1	0	0	Сложение
0	0	0	0	Вычитание
X	X	1	0	Установка
X	X	X	1	Установка 0

При подаче высокого уровня на вход ± 1 счетчик производит сложение последовательности импульсов (входного числа), подаваемых на тактовый вход С с числом, записанным в счетчике. При подаче низкого уровня на вход ± 1 счетчик производит вычитание из числа, записанного в счетчике, последовательности импульсов (входного числа), подаваемых на тактовый вход С.

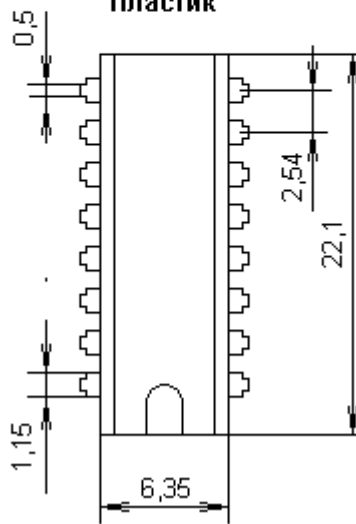
Запись числа во все триггеры происходит параллельно через входы D с поступлением на вход E уровня H.

Установление всех разрядов счетчика в нулевое состояние производится путем подачи на вход R высокого уровня, причем вход R имеет абсолютный приоритет по отношению к любому другому входу. Переключение триггеров в счетчике происходит по положительному фронту.

Для обработки чисел с большей разрядностью предусмотрена возможность увеличения разрядности счетчика путем последовательного подключения нескольких счетчиков с помощью выводов P0 и P (вход и выход переноса).



DIP16
Пластик



Тип микросхемы	K561IE11
Фирма производитель	СНГ
Функциональное назначение	4-разрядный двоичный реверсивный счетчик
T, C	-10...+70
Vdd min...Vdd max, В	-0.5...+18
Pd, мВт	300
Напр. сиг.	CLK-Q
Vil(Vnl), В при Vdd=5В	1.5
Vih(Vnh), В при Vdd=5В	3.5
Icc, мкА при Vdd=5В	<20
TrHL tip, нс при Vdd=5В	65
TrLH tip, нс при Vdd=5В	60
TrHL max, нс при Vdd=5В	150
TrLH max, нс при Vdd=5В	150
Vil(Vnl), В при Vdd=10В	3
Vih(Vnh), В при Vdd=10В	7
Icc, мкА при Vdd=10В	<40
TrHL tip, нс при Vdd=10В	25
TrLH tip, нс при Vdd=10В	31
TrHL max, нс при Vdd=10В	59
TrLH max, нс при Vdd=10В	62
Vil(Vnl), В при Vdd=15В	4
Vih(Vnh), В при Vdd=15В	11
Icc, мкА при Vdd=15В	<80
TrHL tip, нс при Vdd=15В	18
TrLH tip, нс при Vdd=15В	23
TrHL max, нс при Vdd=15В	39
TrLH max, нс при Vdd=15В	41
Корпус	16DIP